

再構成可能デバイスの構造

明治大学工学部情報科学科
井口幸洋

2005年前期

特別講義1

1

組み込みシステム

- 組み込みシステム: コンピュータ(MPUやDSP)を組み込んでコントロールするシステム
 - 自動車 CPU 30~60個
 - FAX, 携帯電話
 - デジタル家電
 - ミサイル, 軍事システム
- 組み込みシステムの要件:
 - リアルタイム性
 - 低消費電力
 - 仕様変更に対応



この組み込み技術者が産業界で非常に不足しており、どこでも引っ張りだこの状態

2005年前期

特別講義1

2

マイクロプロセッサによる実現

- コンピュータ = MPU + メモリ
 - メモリ部分に処理手順を格納
 - この処理手順がプログラム
- プログラム変更で仕様変更に対応可
 - 柔軟性に優れた構成法
- ハードウェア実現に比べ低速, 消費電力大

2005年前期

特別講義1

3

ハードウェア実現の特徴

- 低消費電力 (CPUの1/100)
- 高速動作可能 (並列処理)
- 仕様変更や設計変更はコスト増加を招く
 - ハードウェアの再設計などの作業(リワーク)は規模にもよるが数百万円~数千万円かかる
 - リワークは設計者にとって大きなストレス
 - バグのない設計を目指すため時間がかかりコスト増, 競争力低下のおそれあり

2005年前期

特別講義1

4

ハードウェアかソフトウェア どちらの実現法を選ぶか

種類	消費電力	動作速度	仕様変更	備考
CPU	100	1		ソフトウェア開発費必要
DSP	10	10		ソフトウェア開発費必要
専用ハードウェア	1	100	x	ハードウェア開発費必要

2005年前期

特別講義1

5

システム構成要素に望まれる資質

- 高速
- 低消費電力
- 仕様変更, 設計変更に対応可能
- 開発期間が短い
- 開発コストが安い

一つの解決法

再構成可能デバイスを用いる方法

2005年前期

特別講義1

6

再構成可能デバイス

- 書き換えができるハードウェア やり直しができるデバイス
- 1種類のデバイスで中身を書き換えるだけでさまざまな機能を実現
- 規則正しい構造
- 集積度を上げることが容易
- 最新のデバイステクノロジーを利用可能
- デバイス単価は高い 安いチップも出現

2005年前期

特別講義1

7

再構成可能デバイスの種類

- メモリ
- PLD (Programmable Logic Device)
 - PLA (Programmable Logic Array)
 - CPLD (Complex Programmable Logic Device)
 - **FPGA (Field Programmable Gate Array)**
- 新しい再構成可能デバイス
 - 動的再構成可能プロセッサ
 - DRP (NEC), DAP/DNA (IPFlex), PipeRench (CMU), etc.
 - LUTカスケード (九工大, 明大)
 - FPGAとMPUの中間の性質を狙ったもの

本日は最近盛んに使われているFPGAの原理を説明する

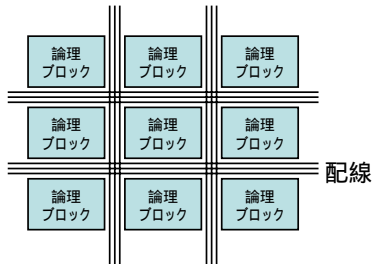
2005年前期

特別講義1

8

FPGAの構造

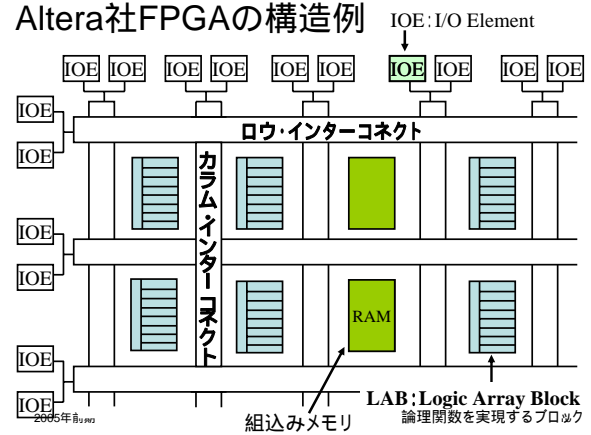
- 書き換え可能な論理ブロック 論理関数を実現
- 論理ブロック間を指示通り接続する配線



2005年前期

9

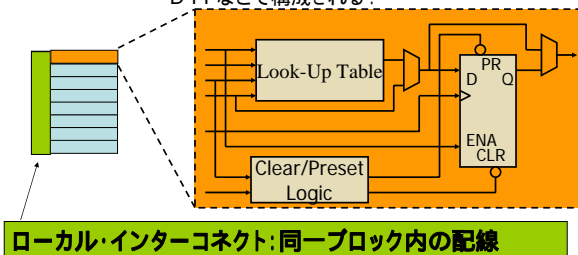
Altera社FPGAの構造例



2005年前期

LAB (Logic Array Block)

LE (Logic Element): 論理関数を実現するLUTとD-FFなどで構成される。



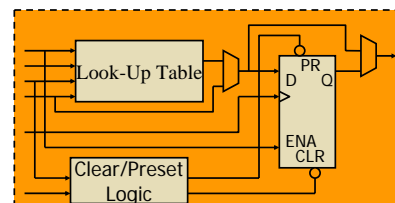
2005年前期

特別講義1

11

LE (Logic Element)

- ロジックの最小単位
- 組合せ論理機能を実現するLUTと、シーケンシャルな論理機能を実現するプログラマブルなレジスタ等から成る (実際はもっと様々な機能が入っている)
- グループ化され、LAB (Logic Array Block) を構成



2005年前期

12

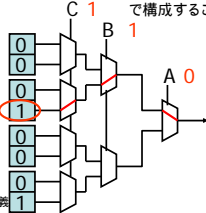
LUT (Look Up Table)による論理関数の実現



3入力LUT(3-LUT)の例

A	B	C	Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

真理値表をそのまま実現可能



SRAMで実現しても良いが、小規模な場合は以下のようにレジスタとMUX(マルチプレクサ)で構成することが多い。

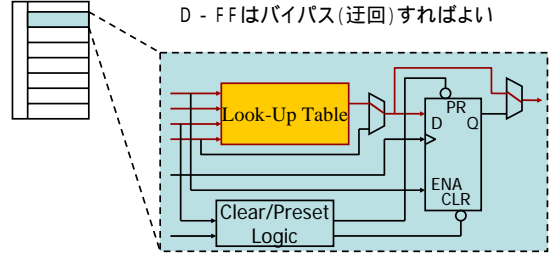
2005年前期

特別講義1

13

組合せ回路の実現

任意の4入力の論理関数までを実現可能
D-FFはバイパス(迂回)すればよい

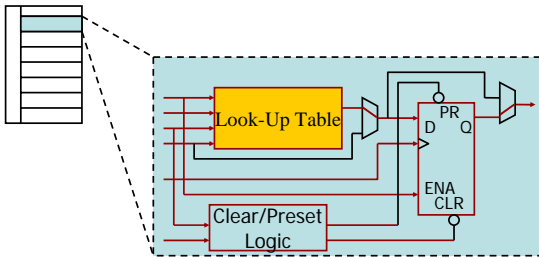


2005年前期

特別講義1

14

順序回路の実現



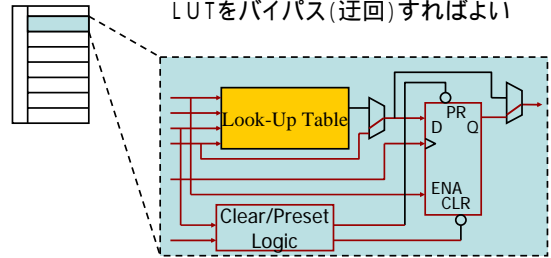
2005年前期

特別講義1

15

D-FFだけ使用するとき

LUTをバイパス(迂回)すればよい

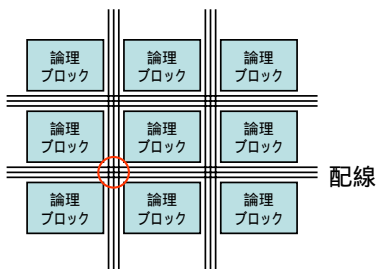


2005年前期

特別講義1

16

論理ブロック間の配線



2005年前期

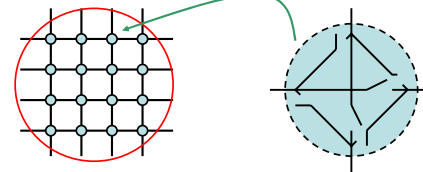
特別講義1

17

可変配線スイッチマトリックス

- SRAM型FPGAの配線の構成を任意に変更可

SB: Switch Block (Switch Box) 任意の接続が可能



スイッチマトリックス

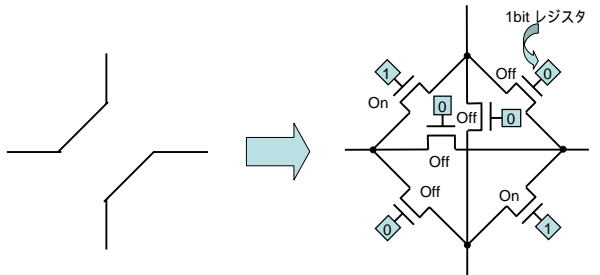
各交点の構造

2005年前期

特別講義1

18

配線の例



トランジスタで構成されたスイッチのゲートに1ビットレジスタを接続し、1/0を書込む。

2005年前期

特別講義1

19

5入力以上の論理関数の実現法

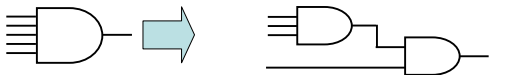
- 多段論理回路の合成法を利用可能
 - 笹尾勤著, 「論理設計(第3版)」近代科学社 第10章などの方法が利用可能
- 関数分解の利用
 - 本日はこの方法のみを説明する

2005年前期

特別講義1

20

問題: 3入力LUTを2個使って4入力ANDを実現しなさい



A2	A1	A0	D
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

左表のような真理値表を記憶させたLUTを2個接続すれば実現可能

2005年前期

特別講義1

21

関数分解を用いた多段論理回路の実現

		0	0	0	0	1	1	1	1	x_1
		0	0	1	1	0	0	1	1	x_2
		0	1	0	1	0	1	0	1	x_3
x_4	x_5	0	0	0	1	0	0	1	1	0
0	0	1	1	1	1	1	1	1	1	1
0	1	1	0	1	1	1	1	0	0	1
1	0	0	1	0	0	0	1	1	0	0
1	1	0	1	0	0	0	1	1	0	0

表10.1 分解表 p.210

列パターンに注目!

$$f(x_1, x_2, x_3, x_4, x_5)$$

2005年前期

特別講義1

22

関数分解を用いた多段論理回路の実現

		0	0	0	0	1	1	1	1	x_1	
		0	0	1	1	0	0	1	1	x_2	
		0	1	0	1	0	1	0	1	x_3	
x_4	x_5	0	0	0	1	0	0	0	1	1	0
0	0	1	1	1	1	1	1	1	1	1	1
0	1	1	0	1	1	1	1	0	0	0	1
1	0	0	1	0	0	0	1	1	0	0	0
1	1	0	1	0	0	0	1	1	0	0	0

青色と緑色の2パターンがあるのがわかる。

2005年前期

特別講義1

23

2段の直列回路で実現可能か?

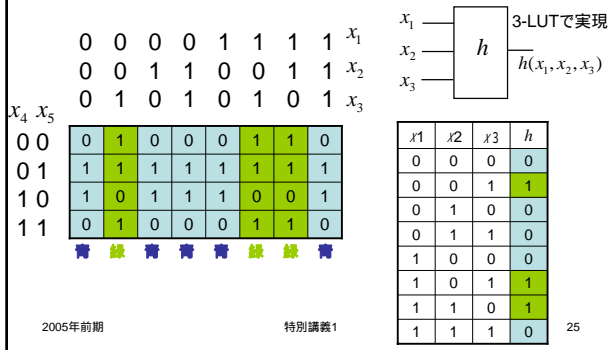
- 前段は x_1, x_2, x_3 を入力して, 次段に青か緑かを教える(青を0, 緑を1とする).
- 後段は, 前段からの青/緑の種類と x_4, x_5 から必要な計算を行えばよい.

2005年前期

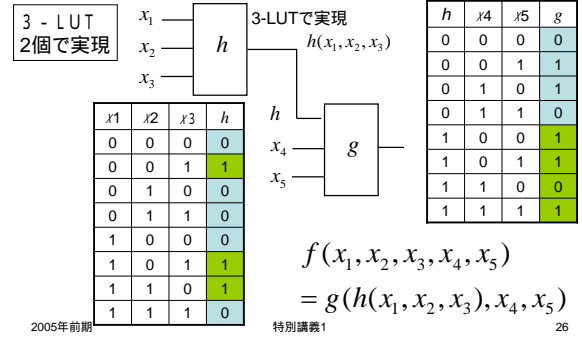
特別講義1

24

関数分解による実現



関数分解による実現



FPGA上での論理関数の実現法

- LUTで論理関数を実現
- 複数のLUTでより複雑な論理関数を実現
- LUT間の接続はプログラム可能な配線要素を使用
 - スイッチの構成情報は1ビットメモリ(レジスタ)で実現する

2005年前期

特別講義1

27

FPGAの構成情報 (コンフィギュレーション)の記憶方式

- **SRAM等の揮発性メモリに書き込む**
 - 一番よく用いられている方法(大規模FPGAは全てこれ)
 - 電源投入時に外部よりコンフィギュレーションデータの転送が必要
- **Flash Memory等の不揮発性メモリに記憶**
 - 一部のFPGAに用いられている。小規模。
 - 便利だが高価。
- **電圧をかけ、アンチヒューズを短絡させる**
 - 小規模FPGAの一部に利用。
 - 出荷前テストが完全にはできない。
 - 特殊用途(宇宙空間用)など

2005年前期

特別講義1

28

FPGAの現状(1)

- FPGAはLSIの大規模化に伴い、その用途を広げてきた
- XILINX社, Altera社が代表的なベンダー
- 組込みメモリ, 高速乗算器, DSPブロック, MPUを内部に包含する大規模FPGAの出現
- システムすべてがFPGA上に載る時代

2005年前期

特別講義1

29

FPGAの現状(2)

- 階層的構造を持つ大規模FPGA
 - XILINX社Vertex IV, Altera社Stratix II
- 商用の家電にも用いられる安価なFPGA
 - XILINX Spartan-3, Altera Cyclone II
- 低電圧化, マルチ電圧化, 低消費電力化

2005年前期

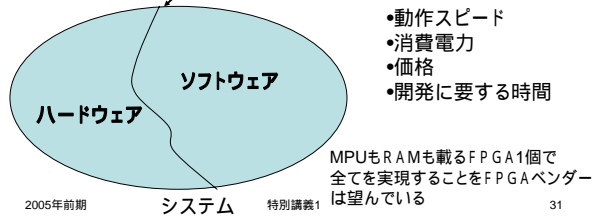
特別講義1

30

システム開発

- ソフトウェアだけとかハードウェアだけとかはありえない

この切れ目をどこに持ってくるかがシステム開発での技術者の腕の見せ所



まとめ

- F P G A (Field Programmable Gate Array)
 - 構造
 - プログラム可能なハードウェアの原理

2005年前期

特別講義1

32